

الخلاصة

لقد أصبحت المصفوفات المنطقية القابلة للبرمجة (FPGA) بديلاً مغرياً لتنفيذ الأنظمة الرقمية عوضاً عن تنفيذها باستخدام الدوائر القياسية المتكاملة أو الرقائق ذات الاستخدام الخاص (ASICs) حيث إن المصفوفات القابلة للبرمجة في الوقت الحاضر حل يمكن أن تبرمج كلياً من قبل المستخدم وهي بذلك توفر حلاً سريعاً وبسيطاً لتنفيذ الدوائر الرقمية. في هذا البحث تم التركيز على تنفيذ وظائف وحدة الاتصالات الواقعة في حاسبة الواجهة الأمامية (FEC) وذلك باستخدام الرقاقات المبرمجة الـ (FPGAs). تتمحور وظائف هذه الوحدة حول النماذج التالية:

- تحويل البيانات من صيغة التوالي إلى صيغة التوازي.
 - تحويل البيانات من صيغة التوازي إلى صيغة التوالي.
- بالإضافة إلى ذلك تقوم هذه الوحدة بتفحص انخفا في البيانات المستلمة في حالة الاستلام أما في حالة الإرسال فتقوم هذه الوحدة بتوليد الشفرة الكاشفة للخطأ (CRC) والتي تضمن مع البيانات التي يتم إرسالها.
- لقد تم تنفيذ وظائف هذه الوحدة عن طريق برمجة الـ (FPGA) وذلك باستخدام لغة وصف التصميم المنطقي المعروفة بإسم الـ (VHDL) اختصاراً لـ (Very high Speed Integrated Circuits Hardware Description Language) حيث يمكن كتابة البرامج في هذه اللغة بعدة طرق منها:

- الطريقة الوصفة لوظيفة النظام الرقمي (Behavioral Modeling).
 - الطريقة الوصفة للتركيب الداخلي للنظام الرقمي (Structural Modeling).
 - الطريقة المستخدمة لمكتبة الـ (FPGA) المتوفرة في الـ (Foundation S/W Package) والتي يمكن فيها استخدام الطريقتين السابقتين معاً , هذه الطريقة تعرف بإسم الـ (Schematic Modeling).
- لقد تم تنفيذ البرامج المكتوبة بطريقة الوصف التركيبي بنجاح على الرقاقة من نوع (XC4005E) بينما تم تنفيذ البرامج المكتوبة بالطريقة الأخيرة على الرقاقة من نوع (XC4003E) بنجاح.

Abstract

Field-Programmable Gate Arrays (FPGAs) have recently become a viable Alternative to Application-Specific Integrated Circuits for implementing digital systems. FPGAs are programmable logic devices which can be programmed entirely by the customer and therefore offer a quick and simple way to realize circuits.

In this work we concentrate to implement the functions of the communication unit in the Front-End Processor (FEP) which involve:

- Serial to parallel conversion.
- Parallel to Serial conversion.
- Generating the CRC bits and the Parity bit for the transmitted words.
- Adding the overhead data to the transmitted words, this data involves, the start code and the stop bit.

At the case of data receiving, the communication unit will work to perform the following functions.

- Cheching the start code of the incoming messages.
- Removing the overhead data from the received words.
- Regeneration of the check bits (parity & CRC) for the received words & comparing these bits with the received ones.

In this thesis we try to program the FPGA by writing VHDL programs in three manners:

- Behavioral programs: which implement the functions of the Front-End computer without showing the internal structure of the front-end processor.
- Structural programs: this type of programs is widely used, and it implements the functions of the digital system by connecting its components without showing the algorithm of the system.
- Schematic Programs: these programs can be constructed by using the FPGA Library, which is available in the Foundation Package; also in this style of modeling the function of any element can be obtained by writing its VHDL code in (Behavioral or Structural manner) or by mixing between them.

The structural programs are implemented on an FPGA of type XC4005E whereas the schematic programs are implemented successfully on an FPGA of type XC4003E (PLCC) package, this FPGA was connected on a card that is interfaced to the main computer via the ISA bus.

The FPGA based FEP is developed to be used in the Iraqi national control system for the electrical stations.