

Abstract

FFT processors are today one of the most important blocks in OFDM systems, and it is the most hardware (H/W) and power consumption in these systems. Because of huge number of complex multiplication, there will be time delay and increments in word-length after each stage of transformation in order to keep the Signal to Quantization noise ratio acceptable, where this type of noise introduced by rounding and truncation in fixed-point format, so this thesis deals with complex multiplication using lifting scheme that has been used in Discrete Wavelet Transform, and it is able to perform FFT with perfect reconstruction.

In order to be used in OFDM system it should execute the transformation in real time, so the implementation performed in pipeline approach using FPGA chip type Virtex2 xc2v 1000-5bg 575, and the results of ModelSim version 5.4a are compared with Matlab program.

Advantages of the proposed method;

- Perfect reconstruction of data where it is introduced to overcome Quantization errors.
- Need less H/W than ordinary Twiddle multiplier.
- The Time Delay is decreased.
- Any nonlinear function can be used in the quantization process, and the same function must be used in the reverse transformation (Synthesis/Analysis).

Disadvantages the proposed method;

- IntFFT cannot be used to perform IntIFFT, where this is possible in ordinary FFT processor which is used in Half duplex system, However this is not important in Full duplex system, where FFT works simultaneously with IFFT processor.

الخلاصة

محول فوريير السريع " FFT " هو جزء مهم من أنظمة الاتصالات الرقمية الحديثة التي لها كفاءة طيف عالية المعتمدة ما يدعى مقسم التردد المتعامد المتعدد " OFDM " ولعله أكثر دوائر هذه الأنظمة استهلاكاً للقدرة ومساحة التنفيذ في " Hardware " .

ونظراً لأنها تنجز العديد من عمليات ضرب المركب " Complex multiplication " ، لذا فبالإضافة إلى التأخير الزمني هناك ازدياد كبير في " worldlength " بعد كل مرحلة من مراحل التحويل للحفاظ على " Signal-to-Quantization noise ratio " مقبولة ، حيث أن هذه الضوضاء ناتجة عن استخدام القطع و التدوير " rounding , truncation " في صيغة " fixed-point format " و من هنا كانت هذه الرسالة والتي تتناول تنفيذ عمليات ضرب المركب بطريقة التحليل إلى المركبات " Lifting scheme " المستخدمة أصلاً في إيجاد " Discrete Wavelet Transform " ويمكنها من تنفيذ " FFT " مع استرجاع لكامل القيمة الأصلية قبل التحويل " Perfect Reconstruction " . ولكي نستخدم في أنظمة " OFDM " فلا بد لها من تنفيذ التحويل في الوقت الانفي " Real time " لذا تم تنفيذها بطريقة " Pipeline " على قطعة " FPGA " نوع " Virtex2 xc2v 1000 - 5bg 575 " ثم التأكد من النتائج باستخدام برنامج " Matlab " مع برنامج المحاكات " ModelSim version 5.4a " .

فوائد الطريقة المقترحة ؛

- استرجاع تام للبيانات " PR " فهي أصلاً وجدت للتغلب على مشكلة " Quantization error " .
- تحتاج " Hardware " أقل من " Twiddle Multiplier " التقليدية .
- بالتالي زمن التأخير " Time Delay " أقل .
- يمكن معها استخدام أي معادلة لخطية في عملية " Quantization " شرط استخدام نفس المعادلة في الجانب الآخر " Synthesis/Analysis " .

أما مضارها ، لا يمكن استخدام " FFT " لأنجاز " IFFT " وبالعكس ، كما في التحويل الاعتيادي المستخدم في أنظمة " Half duplex " حيث نفس المعالج ينفذ " FFT " وكذلك " IFFT " بالمشاركة الزمنية ، وهذا لا تحتاج إليه أصلاً في أنظمة " Full duplex " التي فيها تكون وحدة " FFT " مفصولة عن وحدة " IFFT " لتعملان آنياً .